

BEST AVAILABLE COPY

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-111866  
 (43)Date of publication of application : 21.04.2000

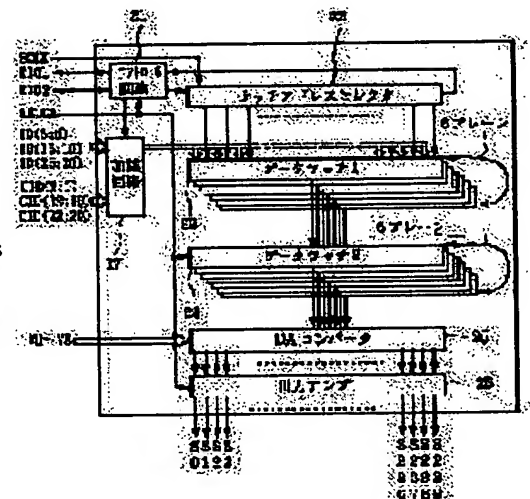
(51)Int.Cl. G02F 1/133  
 G09G 3/20  
 G09G 3/36  
 G09G 5/02

(21)Application number : 10-300335 (71)Applicant : CANON INC  
 (22)Date of filing : 08.10.1998 (72)Inventor : ONO TOMOYUKI  
 MIZUTOME ATSUSHI

**(54) LIQUID CRYSTAL IMAGE DISPLAY DEVICE****(57)Abstract:**

**PROBLEM TO BE SOLVED:** To make it possible to independently correct each tone of RGB colors with a simple constitution.

**SOLUTION:** A liquid crystal image display device provided with a liquid crystal panel in which scanning electrodes and information electrodes are arranged in a matrix form and liquid crystal is held in between, and an information electrode driving means for impressing information signal voltages on the information electrodes based on the given image data, is provided with an addition/subtraction means 17 for adding or subtracting a predetermined correction data to or from an image data for correcting the color tone.

**LEGAL STATUS**

[Date of request for examination] 21.09.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]



decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office



\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] The liquid-crystal image display device characterized by to provide an addition-and-subtraction means add or subtract the predetermined data for amendment to said image data in order that a scan electrode and an information electrode may amend a color tone in the liquid-crystal image display device equipped with the liquid crystal panel which each other is arranged in the shape of a matrix, and comes to pinch liquid crystal in the meantime, and the information electrode driving means which impresses an information signal electrical potential difference to said information electrode based on the image data given.

[Claim 2] It is the liquid crystal image display device according to claim 1 with which said addition-and-subtraction means is established in said information electrode driving means, and an image data input terminal for said information electrode driving means to receive said image data and this are characterized by having a data input terminal for amendment for receiving said data for amendment independently.

[Claim 3] It is the liquid crystal image display device according to claim 1 or 2 which has a bit width-of-face escape means to extend the bit width of face of said image data before said addition or subtraction, and is characterized by said information electrode driving means supporting the image data after this escape.

[Claim 4] It is a liquid crystal image display device given in any 1 term of claims 1-3 which said data for amendment contain the data for amendment for R, G, and B each color of every, and are characterized by said addition-and-subtraction means being what adds or subtracts this data for amendment for R, G, and B each color of every to said image data.

[Claim 5] The bus width of face of said data for amendment is a liquid crystal image display device given in any 1 term of claims 1-4 characterized by being either to 2-bit width of face thru/or the bus width of face of said image data.

---

[Translation done.]



## \* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to what has an information electrode drive circuit for realizing the optimal control especially for amendment of the color tone of a display image about a liquid crystal image display device.

[0002]

[Description of the Prior Art] Although the flat-panel display using the liquid crystal which is a thin shape, a light weight, and a low power attracts attention compared with the CRT display currently used abundantly from recent years and the former, compared with CRT, it is mentioned as a technical problem of the flat-panel display using this liquid crystal that it is deficient in the adjustment function of image quality.

[0003] Drawing 2 is the block diagram showing the configuration of the information electrode drive circuit (henceforth a source driver) in such a conventional liquid crystal display. The control circuit for controlling an internal-time signal in this drawing, while 21 generates the chip enable signals EIO1 and EIO2, 22 -- an image data bus (: for R data -- ID (5:0) and the object for G data -- :ID (15:10) --) For B data : The latch address selector for generating the latch signal which incorporates the image data inputted through ID (25:20) one by one, The 1st data latch which consists of 240x6-bit latch circuits to which 23 incorporates 240 output-channel x6 bit (64 gradation) image data one by one, The 2nd data latch who incorporates the 240x6-bit image data which incorporated 24 by the data latch 23 synchronizing with Signal LATCH, The DA converter which chooses liquid crystal driver voltage by the decoding signal which 25 generated the electrical potential difference of 64 gradation based on liquid crystal drive reference voltage (V8-V0), and decoded 6 bit data, and 26 are output amplifier which supplies the liquid crystal driver voltage from DA converter 25 to a liquid crystal panel.

[0004] Drawing 3 is the block diagram showing a connection image in case the plurality of this source driver is mounted in a liquid crystal panel 30. Drawing 4 is the timing chart of the driver voltage output impressed to each control signal shown in drawing 2, and a liquid crystal panel 30.

[0005] It is the source driver which showed 37-1 - 37-n by drawing 2 R> 2 in drawing 3. The source driver 37-1 and 37-2 each terminal EIO2 and EIO1 comrade EIO1 comrade is serially connected with each terminal EIO2 also for source driver 37- (n-1) and 37-n. The signal SDI (serial-data Inn; Serial Data In) which is an image data incorporation enable signal from a liquid crystal drive controller (not shown) is connected to the terminal EIO1 of the source driver 37-1. Although liquid crystal drive reference voltage (V8-V0) is also inputted into each source driver, drawing 3 does not show.

[0006] As shown in the timing chart of drawing 4, the source driver 37-1 in drawing 3 performs a sampling and latch of image data ID (5:0), ID (15:10), and ID (25:20) to the data latch 23 as the appointed address of the latch address selector 22 of drawing 2 in the timing of the negative going edge of the signal SCLK at the time of the high (High) of the signal SDI from a liquid crystal drive controller. The source driver 37-1 performs the sampling of 80 cycle period (240 output channels / three-line image data bus) of Signal SCLK, and image data, outputs the chip enable signal of the source driver 37-2, and the becoming signal SDO1, and suspends a sampling. To the same timing as the above-mentioned, the source driver after the source driver 37-2 also performs a sampling and latch of image data. Thus, a sampling and latch of the image data for a round term (1H) of Signal LATCH, i.e., 1 horizontal-scanning period, are completed, and image data is latched to the data latch 24 of drawing 2 synchronizing with Signal LATCH.

[0007] Drawing 5 shows the configuration of DA converter 25 of drawing 2. Drawing 6 shows the input data to DA converter 25, and the relation of a liquid crystal driver voltage output. As shown in drawing 5, the reference voltage of DA converter 25 consists of a total of 64 resistance ladders. It consists of eight series resistance each between each power supply terminal of V8-V0, and according to input data, as liquid



crystal driver voltage, each electrical-potential-difference value by which the partial pressure was carried out by the resistance ladder is chosen, and output amplifier 26 HE supply of it is carried out according to the related table of drawing 6 . Thus, the liquid crystal driver voltage chosen for every output channel is impressed to a liquid crystal panel 30 through the output amplifier 26 of drawing 2 .

[0008] Drawing 7 shows the driver voltage (V) of a liquid crystal panel 30, and the relation of permeability (T). This drawing shows that 64 kinds of electrical-potential-difference values chosen by DA converter 25 of drawing 2 correspond to the permeability of the liquid crystal panel of 64 level.

[0009]

[Problem(s) to be Solved by the Invention] Amendment of the color tone in such a conventional liquid crystal image display device can consider changing the value of the liquid crystal drive reference voltage (V8-V0) inputted into a source driver, and performing it simple. However, according to this, we are anxious about problems, such as that a color tone cannot be amended independently about each color of RGB, and a cost rise of the supply power source of the liquid crystal drive reference voltages V8-V0.

[0010] In view of the trouble of such a conventional technique, in a liquid crystal image display device, the purpose of this invention is a simple configuration and is to enable it to amend a color tone independently about each color of RGB further.

[0011]

[Means for Solving the Problem] The liquid crystal panel which a scan electrode and the information electrode of each other are arranged in the shape of a matrix, and comes to pinch liquid crystal in this invention in the meantime in order to attain this purpose, In the liquid crystal image display device equipped with the information electrode driving means which impresses an information signal electrical potential difference to said information electrode based on the image data given In order to amend a color tone, it is characterized by providing an addition-and-subtraction means to add or subtract the predetermined data for amendment to said image data, and RGB each color independence is achieved and it enables it to amend a color tone with a simple configuration by this.

[0012]

[Embodiment of the Invention] In the desirable operation gestalt of this invention, the addition-and-subtraction means is established in the information electrode driving means, and an information electrode driving means is equipped with the data input terminal for amendment for the image data input terminal for receiving image data and this to receive the data for amendment independently.

[0013] Moreover, before adding or subtracting the data for amendment to image data, it has a bit width-of-face escape means to extend the bit width of face of image data, and the information electrode driving means supports the image data after this escape.

[0014] Moreover, the data for amendment contain the data for amendment for R, G, and B each color of every, and an addition-and-subtraction means adds or subtracts this data for amendment for R, G, and B each color of every to image data. Thereby, amendment of the color tone which became independent for every color is performed. The bus width of face of the data for amendment should just be either to 2-bit width of face thru/or the bus width of face of said image data.

[0015]

[Example] Drawing 1 is the block diagram showing the configuration of the source driver of the liquid crystal image display device concerning one example of this invention. 21-26 are the same as that of the thing of the same sign of drawing 2 respectively among this drawing. 17 is a degree circuit concerning the description part of this invention, and performs degree processing of image data for R amendment data CID (2:0) which are amendment data of the 3-bit each width of face about RGB each color respectively, G amendment data CID (12:10), and B amendment data CID (22:20) (CID:Corrected Image Data) to amend a color tone to image data ID (5:0), ID (15:10), and ID (25:20). These amendment data are also sent out from a liquid crystal drive controller etc.

[0016] Drawing 8 is the timing chart of the driver voltage output impressed to each control signal shown in drawing 1 , and a liquid crystal panel. Although latch's timing etc. is the same as that of the conventional example ( drawing 4 ), the data latched to the 1st data latch 23 are image data amended with amendment data in the degree circuit 17.

[0017] Drawing 9 shows the input data of the degree circuit 17, and the relation of amendment level. According to this, CIDx2 (1 x= 2, 0) which is MSB of each amendment data opts for addition or subtraction processing, and the number of bits amended by CIDx1 and CIDx0 of 2 bits of low order (1 x= 2, 0) is determined.

[0018] That is, according to drawing 9 in drawing 6 and this example which were shown in the conventional example, 2-bit addition amendment of the image data will be carried out, image data ID (5:0) for R will be



set to 09H, if 07H and the amendment data CID of those (2:0) are 02H, and as for output voltage,  $V6+(V7-V6) \times 6/8$  will be chosen. If it compares with the conventional example, it will mean being the input image data 07H [ same ], choosing  $V6+(V7-V6) \times 6/8$ , changing the permeability of a liquid crystal panel by that cause, and amending the color tone of R to output voltage V7 having been chosen, conventionally, according to this example, when image data ID (5:0) is 07H.

[0019] Similarly, triplet subtraction amendment of the image data will be carried out, image data ID (15:10) for G will be set to 25H, if 28H and the amendment data CID (12:10) are 07H, and as for output voltage,  $V3+(V4-V3) \times 2/8$  will be chosen. According to this example to output voltage  $V2+(V3-V2) \times 7/8$  having been chosen when comparing with the conventional example, and image data ID (15:10) was 28H conventionally, it is the input image data 28H [ same ].  $V3+(V4-V3) \times 2/8$  are chosen, and the permeability of a liquid crystal panel can be changed and it means that this had amended the color tone of G by this. It is possible similarly, to amend image data ID (25:20) for B, and to amend a color tone.

[0020] that is, by carrying out shift amendment of the driver voltage (V) to a liquid crystal panel, and the relation of permeability (T) in the direction of an axis of abscissa (V), a gap of the color tone produced between RGB by property dispersion of a liquid crystal panel etc. is adjusted, or it becomes possible [ image data ] to adjust the color tone of each RGB independently as shown in drawing 15.

[0021] To each image data of RGB to a source driver, by amending image data by the image data for each color tone amendment, RGB each color independence is achieved and it becomes possible to amend a color tone as stated above. In addition, in the example described above, although bus width of face of amendment data was respectively made into triplet width of face, it cannot be overemphasized that even width of face of not only this but 2-6 bits can be realized.

[0022] Drawing 10 is the block diagram showing the configuration of the source driver of the liquid crystal image display device concerning other examples of this invention. Each element of 31-36 in drawing was equivalent to each element of 21-26 of drawing 1 or drawing 2, respectively, and although the same is said of a function, the number of bits of the data latches 33 and 34 and DA converter 35 has opened it from 6 bits to 8 bits. 38 and 39 are the degree circuits and bit conversion circuits concerning the description part of this invention, respectively. Drawing 11 is the block diagram showing those configurations.

[0023] As shown in drawing 11, respectively, the bit conversion circuit 39 (39-1 to 39-3) makes a high order two bit shifts of image data ID (5:0), ID (15:10), and ID (25:20) of 6-bit width of face, and makes it 8-bit width of face (2 bits of low order are set to 0). Therefore, the number of gradation controllable at image data serves as  $2^8 = 256$  gradation here. The degree circuit 38 (38-1 to 38-3) performs degree processing of image data for R amendment data CID of 3-bit each width of face (2:0), G amendment data CID (12:10), and B amendment data CID (22:20) (CID:Corrected Image Data) to amend a color tone for the image data of the extended 8-bit each width of face. Each amendment data is also sent out from a liquid crystal drive controller etc.

[0024] Although latch's timing etc. is the same as that of the conventional example ( drawing 4 ) or an above-mentioned example ( drawing 8 ), the image data by which the data latched to the 1st data latch 33 were amended with amendment data in the bit conversion circuit 39 and the degree circuit 38 is latched.

[0025] Drawing 12 shows the configuration of DA converter 35 of drawing 10. Drawing 13 shows the input data to this DA converter 35, and the relation of liquid crystal drive output voltage. As shown in drawing 12, the reference voltage of DA converter 35 consists of a total of 256 resistance ladders. It consists of 32 series resistance between each power supply terminal, and the thing of each electrical-potential-difference value by which the partial pressure was carried out by the resistance ladder is chosen according to the related table shown by drawing 13 according to the input data as liquid crystal driver voltage by which output amplifier 36 HE supply is carried out.

[0026] Drawing 14 shows the driver voltage (V) to a liquid crystal panel, and the relation of permeability (T). This drawing shows that 256 kinds of electrical-potential-difference values chosen by DA converter 35 of drawing 10 correspond to the permeability of 256 level of a liquid crystal panel.

[0027] The input data of the degree circuit 38 and the relation of amendment level are the same as that of what was shown in drawing 9. According to this,  $CID \times 2$  (1  $x = 2$ , 0) which is MSB of each amendment data opts for addition or subtraction processing, and the number of bits amended by  $CID \times 1$  and  $CID \times 0$  of 2 bits of low order (1  $x = 2$ , 0) is determined.

[0028] That is, according to drawing 9 and drawing 13, 2-bit addition amendment of the image data will be carried out, image data ID (5:0) for R will serve as 1EH, if 07H and the amendment data CID of those (2:0) are 02H, and as for output voltage,  $V7+(V8-V7) \times 1/32$  will be chosen. If it compares with the conventional example, when image data ID (5:0) will be 07H conventionally, according to this example to output voltage V7 having been chosen, it is the input image data 07H [ same ].  $V7+(V8-V7) \times 1/32$  are chosen, and the



permeability of a liquid crystal panel can be changed and it means that this had amended the color tone of R by this. In addition, since amendment is performed after extending the image data inputted by 6-bit width of face to 8 bits as compared with an above-mentioned example, adjustment becomes possible for every 256 gradation level as adjustment width of face of a color tone, and it becomes possible to amend a color tone more finely.

[0029] Similarly, if image data ID (15:10) for G is [ the amendment data CID (12:10) ] 07H in 3BHs, triplet subtraction amendment will be carried out, image data will be set to E9H, and, as for output voltage,  $V0 + (V1 - V0) \times 22/32$  will be chosen. If it compares with the conventional example, when image data ID (15:10) will be 3BHs conventionally, according to this example to output voltage  $V0 + (V1 - V0) \times 4/8$  having been chosen, it is the same input image data 3BH.  $V0 + (V1 - V0) \times 22/32$  are chosen, and the permeability of a liquid crystal panel can be changed and it means that this had amended the color tone of G by this. In addition, since amendment is performed after extending the image data inputted by 6-bit width of face to 8 bits as compared with an above-mentioned example, adjustment becomes possible for every 256 gradation level as adjustment width of face of a color tone, and it becomes possible to amend a color tone more finely. It is possible similarly, to amend image data ID (25:20) for B, and to amend a color tone.

[0030] that is, by carrying out shift amendment of the driver voltage (V) to a liquid crystal panel, and the relation of permeability (T) in the direction of an axis of abscissa (V), a gap of the color tone produced between RGB by property dispersion of a liquid crystal panel etc. is adjusted, or it becomes possible [ image data ] to adjust the color tone of each RGB independently as shown in drawing 16 .

[0031] According to this example, it becomes possible to achieve RGB each color independence and to amend a color tone more finely, in order for the image data for each color tone amendment to amend image data after extending bit width of face to RGB each image data to a source driver as stated above.

[0032]  
[Effect of the Invention] Since the predetermined data for amendment were added or subtracted to image data according to this invention in order to amend a color tone as stated above, RGB each color independence is achieved and a simple configuration enables it to amend a color tone.

---

[Translation done.]



\* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing the configuration of the source driver of the liquid crystal image display device concerning one example of this invention.

[Drawing 2] It is the block diagram of the source driver concerning the conventional example.

[Drawing 3] It is the block diagram showing the mounting image to the liquid crystal panel of a source driver.

[Drawing 4] It is the I/O timing chart of the conventional source driver.

[Drawing 5] It is the block diagram of the DA converter in the source driver in the conventional example and the example of drawing 1.

[Drawing 6] It is drawing showing the input data of the DA converter of drawing 5, and the relation of a liquid crystal driver voltage output of a table.

[Drawing 7] It is the graph which shows the driver voltage of a liquid crystal panel, and the relation of permeability.

[Drawing 8] It is the I/O timing chart of the source driver of drawing 1.

[Drawing 9] It is drawing showing the input data to the degree circuit in the source driver of drawing 1, and the relation of amendment level of a table.

[Drawing 10] It is the block diagram showing the configuration of the source driver concerning other examples of this invention.

[Drawing 11] It is the block diagram showing the configuration of the bit conversion circuit in the source driver of drawing 10, and a degree circuit.

[Drawing 12] It is the circuit diagram of the DA converter in the source driver of drawing 10.

[Drawing 13] It is drawing showing the input data to the DA converter of drawing 12, and the relation of a liquid crystal driver voltage output of a table.

[Drawing 14] It is drawing showing the driver voltage to a liquid crystal panel and the relation of permeability by the source driver of drawing 10 of a table.

[Drawing 15] It is drawing showing the amendment image of the driver voltage to a liquid crystal panel, and the relation of transmission in the image display device of drawing 1.

[Drawing 16] It is drawing showing the amendment image of the driver voltage to a liquid crystal panel, and the relation of transmission by the source driver of drawing 10.

[Description of Notations]

21, 31: control circuit, 22, 32: latch address selector, 23, and 33: -- the 1st data latch, 24, and 34: -- the 2nd data latch, 25, 35: DA converter, 26, and 36: -- output amplifier, 17, 38: degree circuit, 30: liquid crystal panel, 39: bit conversion circuit, and 37: source driver.

---

[Translation done.]



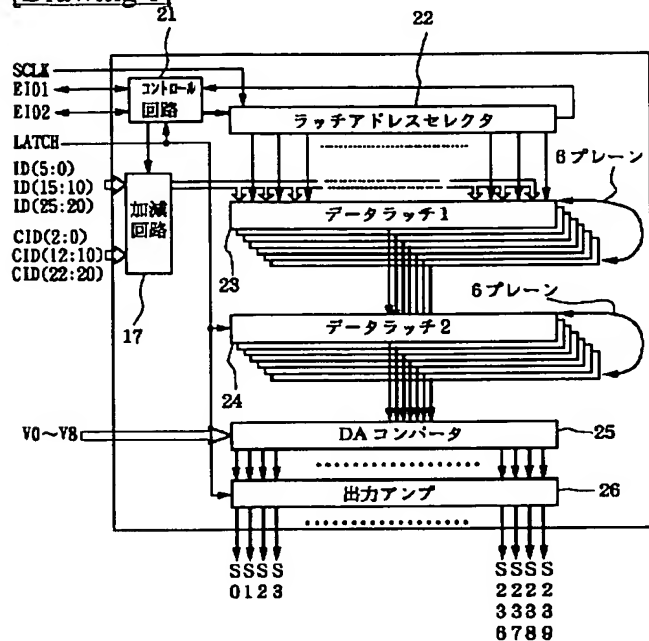
\* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

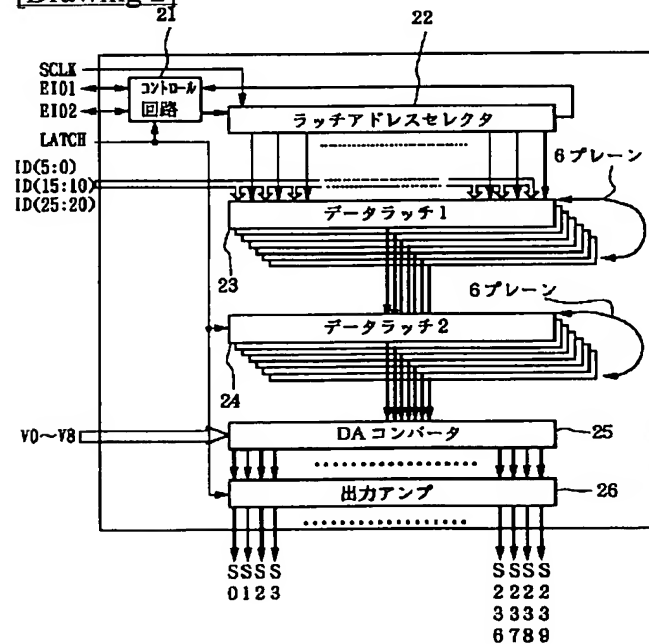
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

[Drawing 1]

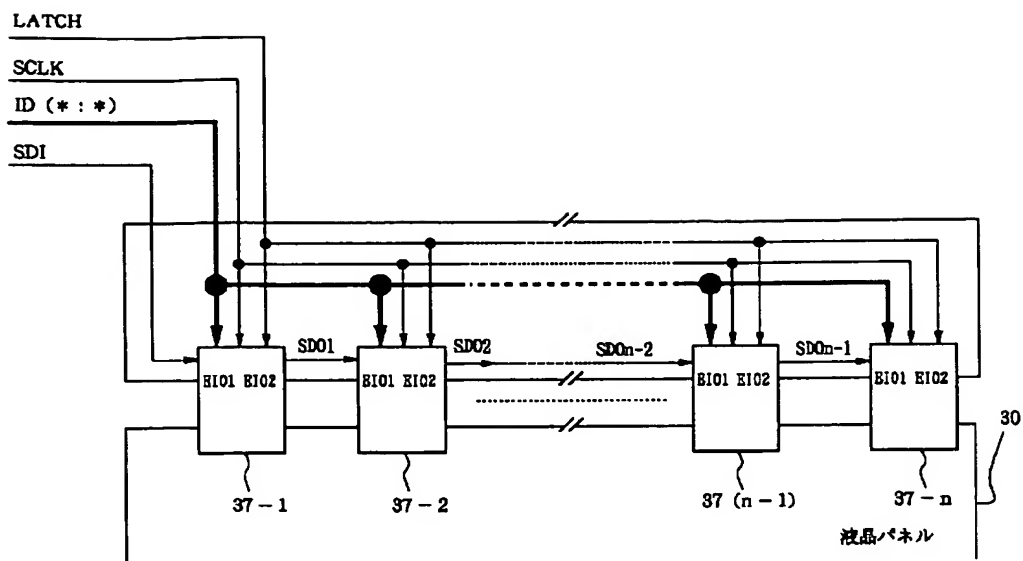


[Drawing 2]

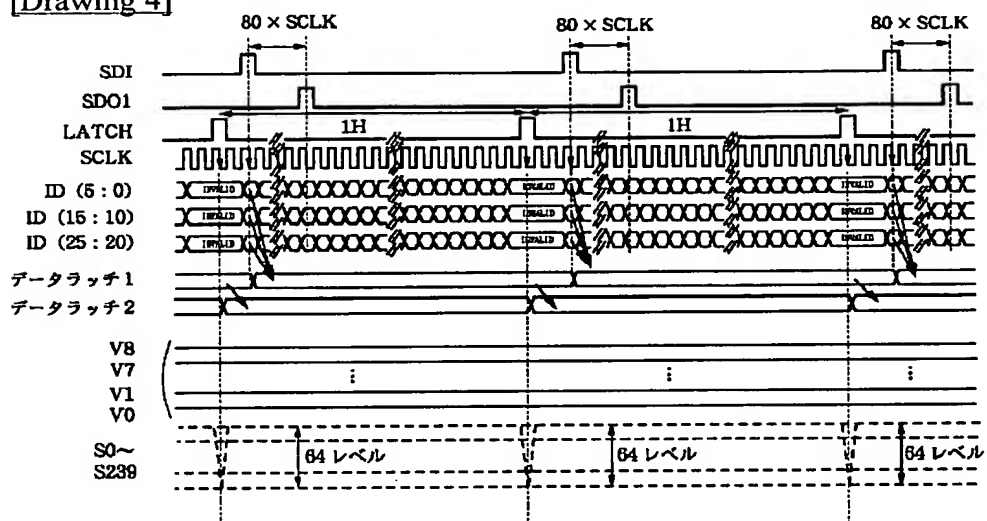


[Drawing 3]





[Drawing 4]



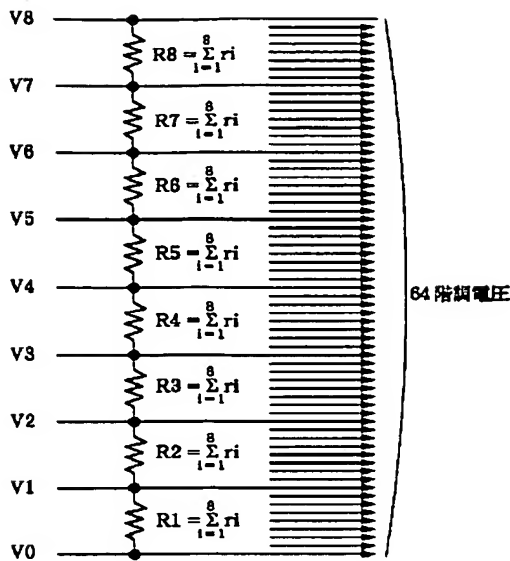
[Drawing 9]

(x = 2, 1, 0)

		CID × 2	CID × 1	CID × 0
00H	補正無	0	0	0
01H	+ 01H	0	0	1
02H	+ 02H	0	1	0
03H	+ 03H	0	1	1
04H	補正無	1	0	0
05H	- 01H	1	0	1
06H	- 02H	1	1	0
07H	- 03H	1	1	1

[Drawing 5]





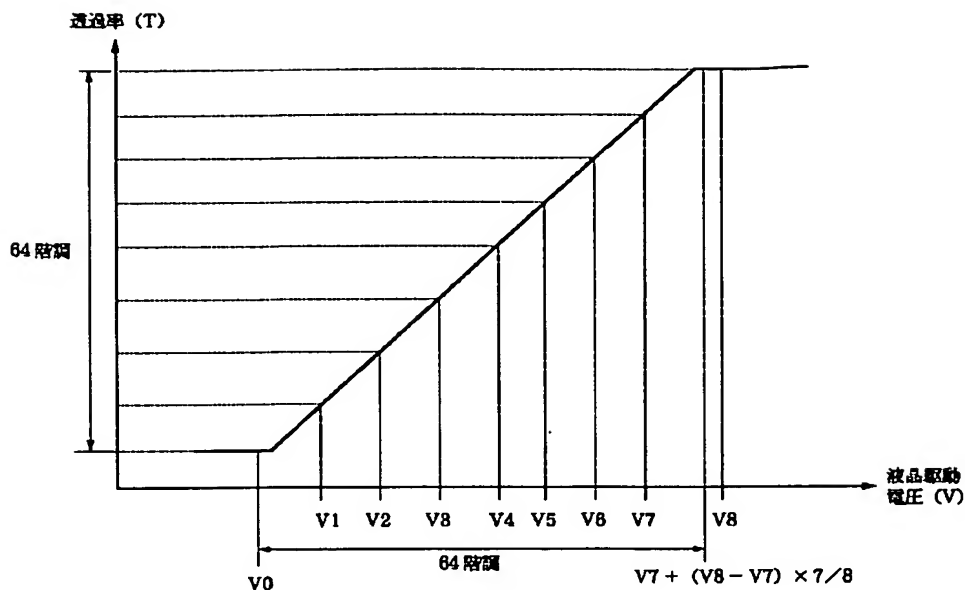
[Drawing 6]

(n=2,1,0)

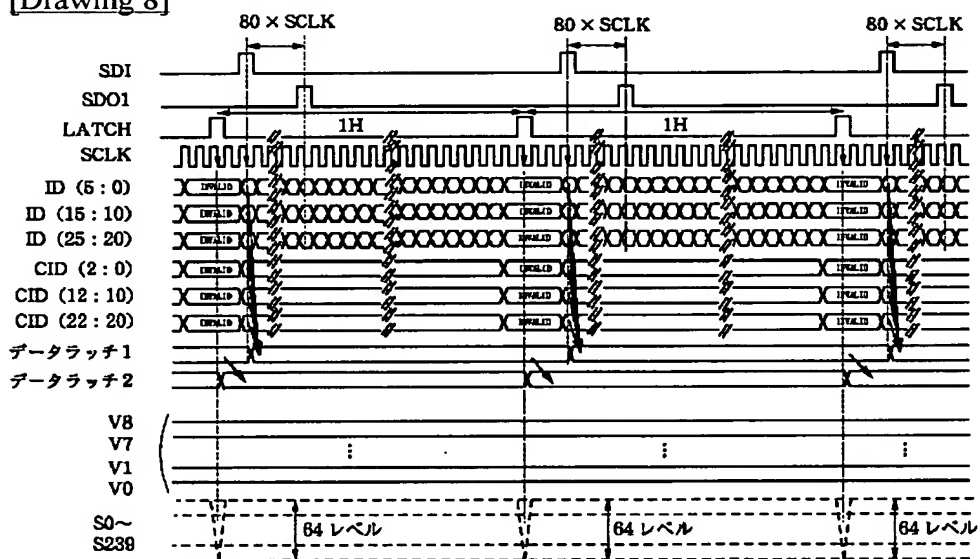
入力	1D×5	1D×4	1D×3	1D×2	1D×1	出力電圧
00H	0	0	0	0	0	$V1 \cdot (V8 - V7) \times 7/8$
01H	0	0	0	0	1	$V1 \cdot (V8 - V7) \times 6/8$
02H	0	0	0	0	1	$V1 \cdot (V8 - V7) \times 5/8$
03H	0	0	0	1	1	$V1 \cdot (V8 - V7) \times 4/8$
04H	0	0	0	1	0	$V1 \cdot (V8 - V7) \times 3/8$
05H	0	0	0	1	1	$V1 \cdot (V8 - V7) \times 2/8$
06H	0	0	0	1	1	$V1 \cdot (V8 - V7) \times 1/8$
07H	0	0	0	1	1	$V7$
08H	0	0	1	0	0	$V8 \cdot (V7 - V5) \times 7/8$
09H	0	0	1	0	1	$V8 \cdot (V7 - V5) \times 6/8$
0AH	0	0	1	0	1	$V8 \cdot (V7 - V5) \times 5/8$
0BH	0	0	1	0	1	$V8 \cdot (V7 - V5) \times 4/8$
0CH	0	0	1	1	0	$V8 \cdot (V7 - V5) \times 3/8$
0DH	0	0	1	1	1	$V8 \cdot (V7 - V5) \times 2/8$
0EH	0	0	1	1	1	$V8 \cdot (V7 - V5) \times 1/8$
0FH	0	0	1	1	1	$V8$
10H	0	1	0	0	0	$V5 \cdot (V8 - V5) \times 7/8$
11H	0	1	0	0	1	$V5 \cdot (V8 - V5) \times 6/8$
12H	0	1	0	0	1	$V5 \cdot (V8 - V5) \times 5/8$
13H	0	1	0	0	1	$V5 \cdot (V8 - V5) \times 4/8$
14H	0	1	0	1	0	$V5 \cdot (V8 - V5) \times 3/8$
15H	0	1	0	1	1	$V5 \cdot (V8 - V5) \times 2/8$
16H	0	1	0	1	1	$V5 \cdot (V8 - V5) \times 1/8$
17H	0	1	0	1	1	$V5$
18H	0	1	1	0	0	$V4 \cdot (V5 - V4) \times 7/8$
19H	0	1	1	0	1	$V4 \cdot (V5 - V4) \times 6/8$
1AH	0	1	1	0	1	$V4 \cdot (V5 - V4) \times 5/8$
1BH	0	1	1	0	1	$V4 \cdot (V5 - V4) \times 4/8$
1CH	0	1	1	1	0	$V4 \cdot (V5 - V4) \times 3/8$
1DH	0	1	1	1	1	$V4 \cdot (V5 - V4) \times 2/8$
1EH	0	1	1	1	1	$V4 \cdot (V5 - V4) \times 1/8$
1FH	0	1	1	1	1	$V4$
20H	1	0	0	0	0	$V3 \cdot (V4 - V3) \times 7/8$
21H	1	0	0	0	1	$V3 \cdot (V4 - V3) \times 6/8$
22H	1	0	0	0	1	$V3 \cdot (V4 - V3) \times 5/8$
23H	1	0	0	1	1	$V3 \cdot (V4 - V3) \times 4/8$
24H	1	0	0	1	0	$V3 \cdot (V4 - V3) \times 3/8$
25H	1	0	0	1	1	$V3 \cdot (V4 - V3) \times 2/8$
26H	1	0	0	1	1	$V3 \cdot (V4 - V3) \times 1/8$
27H	1	0	0	1	1	$V3$
28H	1	0	1	0	0	$V2 \cdot (V3 - V2) \times 7/8$
29H	1	0	1	0	1	$V2 \cdot (V3 - V2) \times 6/8$
2AH	1	0	1	0	1	$V2 \cdot (V3 - V2) \times 5/8$
2BH	1	0	1	0	1	$V2 \cdot (V3 - V2) \times 4/8$
2CH	1	0	1	1	0	$V2 \cdot (V3 - V2) \times 3/8$
2DH	1	0	1	1	1	$V2 \cdot (V3 - V2) \times 2/8$
2EH	1	0	1	1	1	$V2 \cdot (V3 - V2) \times 1/8$
2FH	1	0	1	1	1	$V2$
30H	1	1	0	0	0	$V1 \cdot (V2 - V1) \times 7/8$
31H	1	1	0	0	1	$V1 \cdot (V2 - V1) \times 6/8$
32H	1	1	0	0	1	$V1 \cdot (V2 - V1) \times 5/8$
33H	1	1	0	0	1	$V1 \cdot (V2 - V1) \times 4/8$
34H	1	1	0	1	0	$V1 \cdot (V2 - V1) \times 3/8$
35H	1	1	0	1	1	$V1 \cdot (V2 - V1) \times 2/8$
36H	1	1	0	1	1	$V1 \cdot (V2 - V1) \times 1/8$
37H	1	1	0	1	1	$V1$
38H	1	1	1	0	0	$V0 \cdot (V1 - V0) \times 7/8$
39H	1	1	1	0	1	$V0 \cdot (V1 - V0) \times 6/8$
3AH	1	1	1	0	1	$V0 \cdot (V1 - V0) \times 5/8$
3BH	1	1	1	0	1	$V0 \cdot (V1 - V0) \times 4/8$
3CH	1	1	1	1	0	$V0 \cdot (V1 - V0) \times 3/8$
3DH	1	1	1	1	1	$V0 \cdot (V1 - V0) \times 2/8$
3EH	1	1	1	1	1	$V0 \cdot (V1 - V0) \times 1/8$
3FH	1	1	1	1	1	$V0$

[Drawing 7]

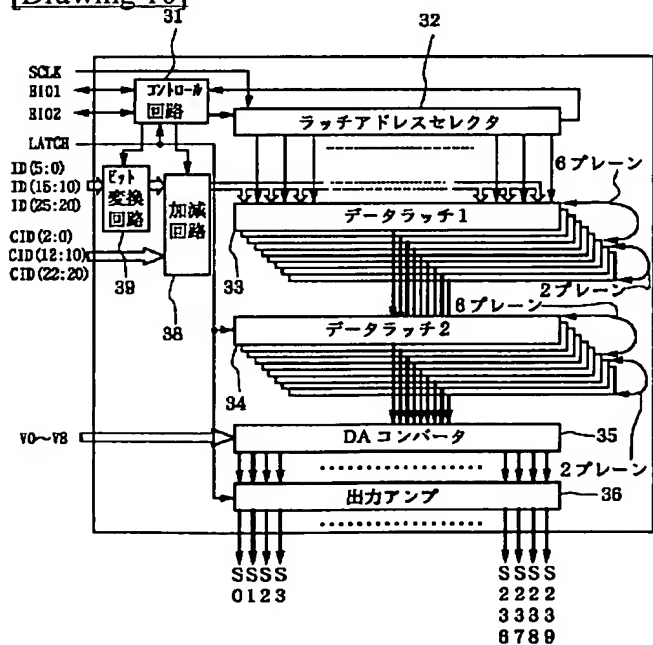




[Drawing 8]

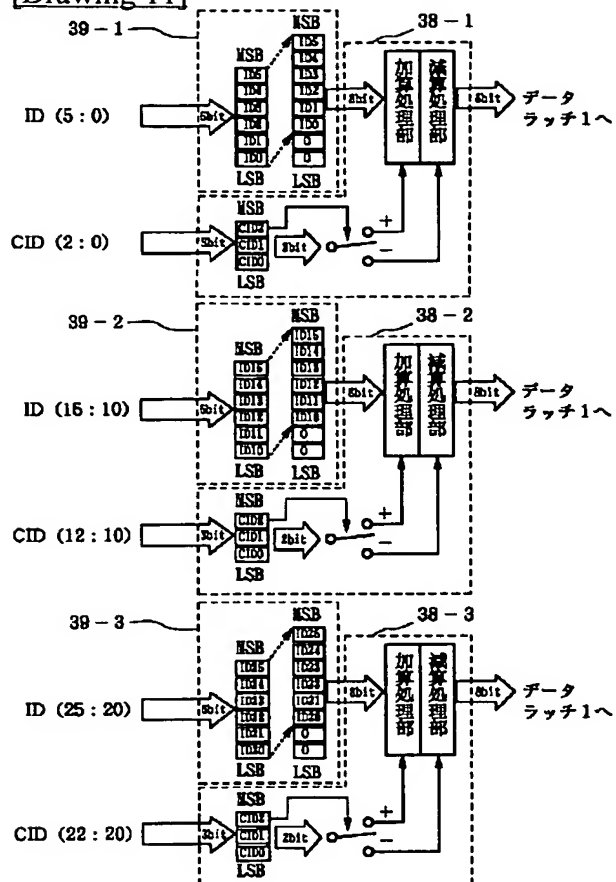


[Drawing 10]

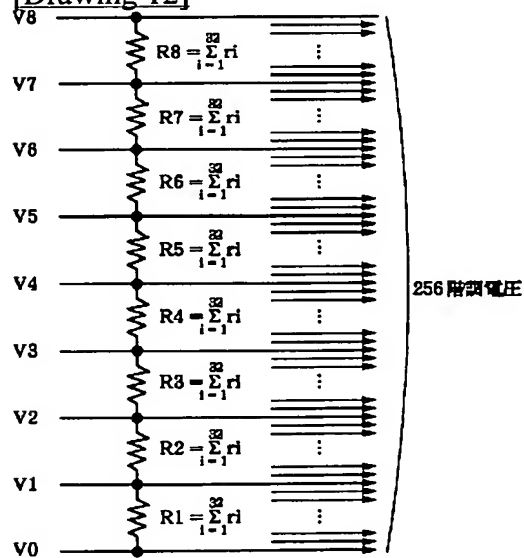




[Drawing 11]



[Drawing 12]

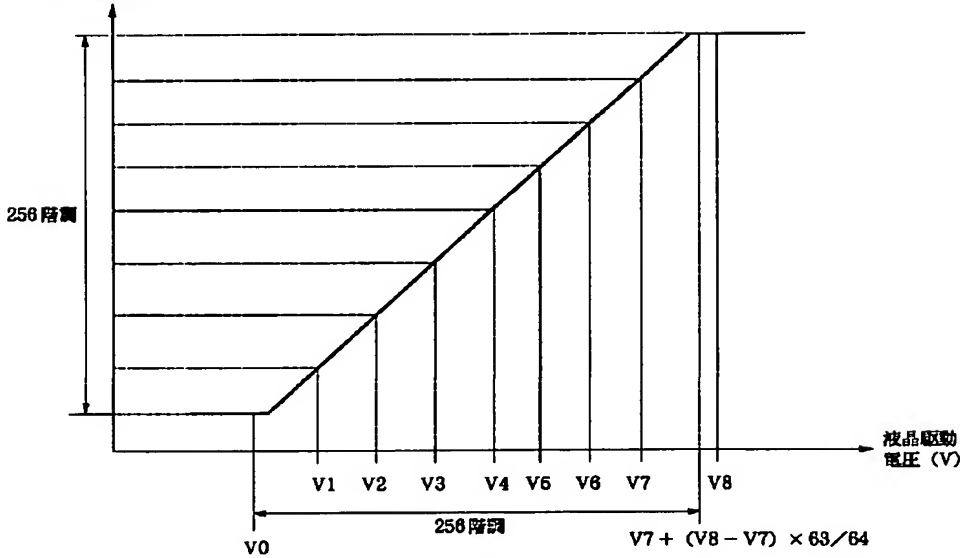


[Drawing 13]



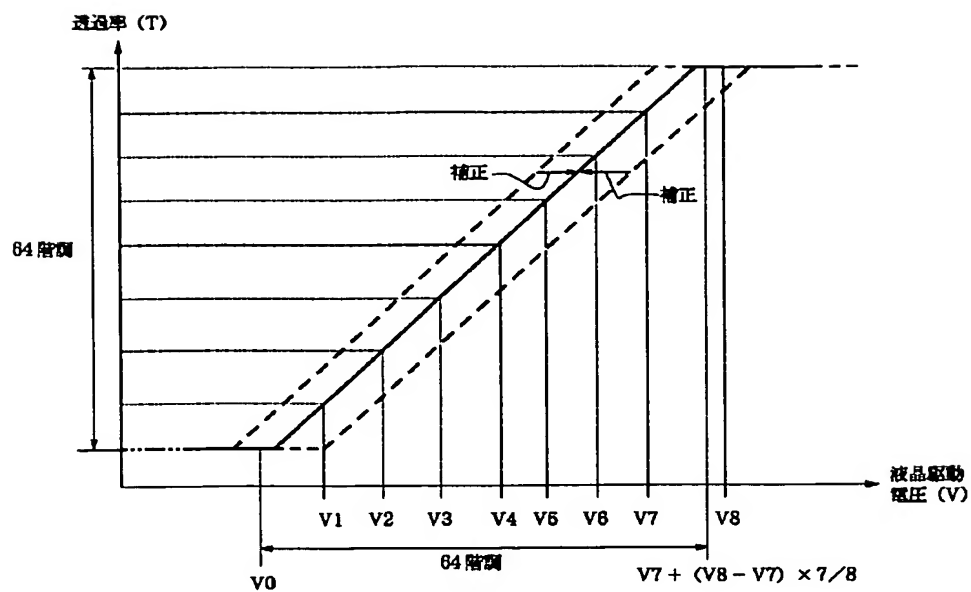
人カナ	(5) 原機種	組機種	1D×7	1D×8	1D×8	1D×8	1D×8	1D×9	出力電圧
00E	00E	00E	0	0	0	0	0	0	77-(77-77)×1/32
00A	00A	011	0	0	0	0	0	0	77-(77-77)×20/32
00Y	00Y	022	0	0	0	0	0	1	77-(77-77)×28/32
00Y	00Y	033	0	0	0	0	0	1	77-(77-77)×22/32
01H	04E	043	0	0	0	0	1	0	77-(77-77)×17/32
01H	04E	053	0	0	0	0	1	0	77-(77-77)×24/32
01H	04E	063	0	0	0	0	1	0	77-(77-77)×15/32
01H	04E	072	0	0	0	0	1	1	77-(77-77)×21/32
01H	05E	083	0	0	0	1	0	0	77-(77-77)×14/32
01H	05E	093	0	0	0	1	0	0	77-(77-77)×12/32
01H	05E	103	0	0	0	1	0	1	77-(77-77)×11/32
01H	05E	113	0	0	0	1	0	1	77-(77-77)×20/32
01H	05E	123	0	0	0	1	0	1	77-(77-77)×19/32
01H	05E	133	0	0	0	1	0	1	77-(77-77)×18/32
01H	05E	143	0	0	0	1	0	1	77-(77-77)×17/32
01H	05E	153	0	0	0	1	0	1	77-(77-77)×16/32
01H	05E	163	0	0	0	1	0	1	77-(77-77)×15/32
01H	05E	173	0	0	0	1	0	1	77-(77-77)×14/32
01H	05E	183	0	0	0	1	0	1	77-(77-77)×13/32
01H	05E	193	0	0	0	1	0	1	77-(77-77)×12/32
01H	05E	203	0	0	0	1	0	1	77-(77-77)×11/32
01H	05E	213	0	0	0	1	0	1	77-(77-77)×10/32
01H	05E	223	0	0	0	1	0	1	77-(77-77)×9/32
01H	05E	233	0	0	0	1	0	1	77-(77-77)×8/32
01H	05E	243	0	0	0	1	0	1	77-(77-77)×7/32
01H	05E	253	0	0	0	1	0	1	77-(77-77)×6/32
01H	05E	263	0	0	0	1	0	1	77-(77-77)×5/32
01H	05E	273	0	0	0	1	0	1	77-(77-77)×4/32
01H	05E	283	0	0	0	1	0	1	77-(77-77)×3/32
01H	05E	293	0	0	0	1	0	1	77-(77-77)×2/32
01H	05E	303	0	0	0	1	0	1	77-(77-77)×1/32
01H	05E	313	0	0	0	1	0	1	77
...	...	...	...	...	...	...	...	...	...
34H	30E	30E	1	1	0	0	0	0	70-(71-70)×31/32
34H	30E	31E	1	1	0	0	0	0	70-(71-70)×30/32
34H	30E	32E	1	1	0	0	0	0	70-(71-70)×29/32
34H	30E	33E	1	1	0	0	0	1	70-(71-70)×28/32
34H	30E	34E	1	1	0	0	0	1	70-(71-70)×27/32
34H	30E	35E	1	1	0	0	0	1	70-(71-70)×26/32
34H	30E	36E	1	1	0	0	0	1	70-(71-70)×25/32
34H	30E	37E	1	1	0	0	0	1	70-(71-70)×24/32
34H	30E	38E	1	1	0	0	0	1	70-(71-70)×23/32
34H	30E	39E	1	1	0	0	0	1	70-(71-70)×22/32
34H	30E	40E	1	1	0	0	0	1	70-(71-70)×21/32
34H	30E	41E	1	1	0	0	0	1	70-(71-70)×20/32
34H	30E	42E	1	1	0	0	0	1	70-(71-70)×19/32
34H	30E	43E	1	1	0	0	0	1	70-(71-70)×18/32
34H	30E	44E	1	1	0</				

透過率 (T)

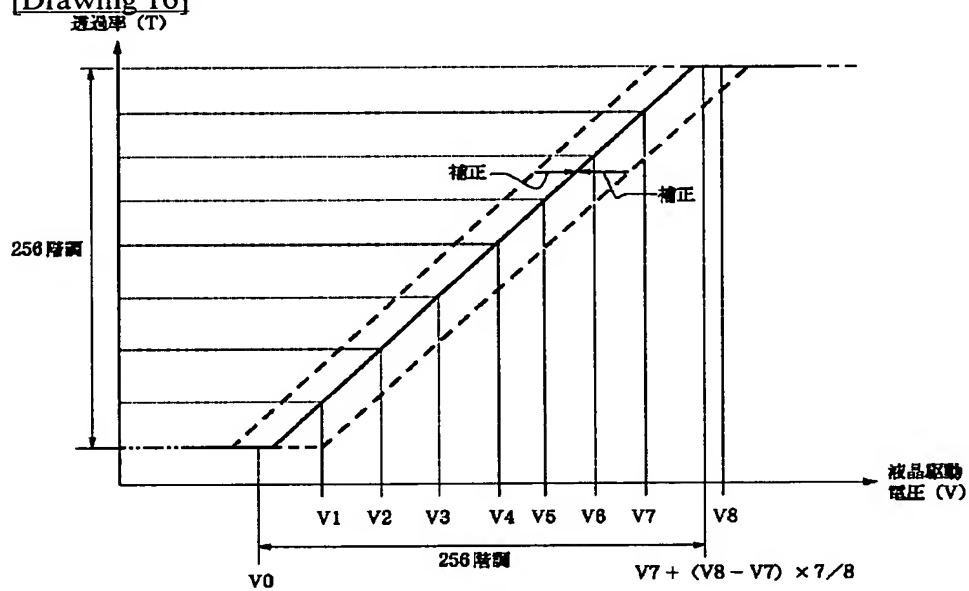


[Drawing 15]





[Drawing 16]



[Translation done.]



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-111866

(P2000-111866A)

(43) 公開日 平成12年4月21日 (2000. 4. 21)

(51) Int.Cl.	識別記号	F I	テーマコード (参考)
G 0 2 F 1/133	5 1 0	G 0 2 F 1/133	5 1 0 2 H 0 9 3
G 0 9 G 3/20	6 5 0	G 0 9 G 3/20	6 5 0 M 5 C 0 0 6
3/36		3/36	5 C 0 8 0
5/02		5/02	H 5 C 0 8 2

審査請求 未請求 請求項の数 5 F D (全 11 頁)

(21) 出願番号 特願平10-300335

(22) 出願日 平成10年10月8日 (1998. 10. 8)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 大野 智之

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(72) 発明者 水留 敦

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(74) 代理人 100086287

弁理士 伊東 哲也 (外1名)

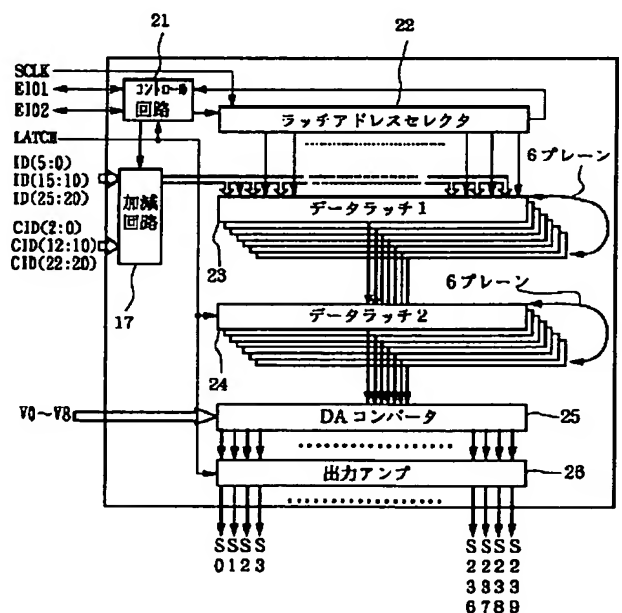
最終頁に続く

(54) 【発明の名称】 液晶画像表示装置

(57) 【要約】

【課題】 簡便な構成で、RGBの各色について独立して色調の補正を行なうことができるようにする。

【解決手段】 走査電極と情報電極とが互いにマトリクス状に配置され、その間に液晶を挟持してなる液晶パネルと、与えられる画像データに基づいて前記情報電極に情報信号電圧を印加する情報電極駆動手段とを備えた液晶画像表示装置において、色調の補正を行なうために所定の補正用データを前記画像データに加算または減算する加減算手段17を設ける。





(2)

1

## 【特許請求の範囲】

【請求項1】 走査電極と情報電極とが互いにマトリクス状に配置され、その間に液晶を挟持してなる液晶パネルと、与えられる画像データに基づいて前記情報電極に情報信号電圧を印加する情報電極駆動手段とを備えた液晶画像表示装置において、色調の補正を行なうために所定の補正用データを前記画像データに加算または減算する加減算手段を具備することを特徴とする液晶画像表示装置。

【請求項2】 前記加減算手段は前記情報電極駆動手段内に設けられており、前記情報電極駆動手段は、前記画像データを受け取るための画像データ入力端子と、これとは別に、前記補正用データを受け取るための補正用データ入力端子を備えることを特徴とする請求項1に記載の液晶画像表示装置。

【請求項3】 前記加算または減算の前に、前記画像データのビット幅を拡張するビット幅拡張手段を有し、前記情報電極駆動手段は、この拡張後の画像データに対応していることを特徴とする請求項1または2に記載の液晶画像表示装置。

【請求項4】 前記補正用データはR、G、B各色毎の補正用データを含んでおり、前記加減算手段はこの補正用データを前記画像データに対してR、G、B各色毎に加算または減算するものであることを特徴とする請求項1～3のいずれか1項に記載の液晶画像表示装置。

【請求項5】 前記補正用データのバス幅は、2ビット幅ないし前記画像データのバス幅までのいずれかであることを特徴とする請求項1～4のいずれか1項に記載の液晶画像表示装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、液晶画像表示装置に関し、特に表示画像の色調の補正に最適な制御を実現するための情報電極駆動回路を有するものに関する。

## 【0002】

【従来の技術】近年、従来より多用されているCRTディスプレイに比べて薄型、軽量かつ低消費電力である液晶を用いたフラットパネルディスプレイが注目されているが、この液晶を用いたフラットパネルディスプレイの課題として、CRTと比べ、画質の調整機能に乏しいことが挙げられている。

【0003】図2はこのような従来の液晶ディスプレイにおける情報電極駆動回路（以下、ソースドライバともいう）の構成を示すブロック図である。同図において、21はチップイネーブル信号EIO1およびEIO2を生成するとともに内部タイミング信号を制御するためのコントロール回路、22は画像データバス（Rデータ用：ID（5：0）、Gデータ用：ID（15：10）、Bデータ用：ID（25：20））を介して入力される画像データを順次取り込むラッチ信号を生成する

2

ためのラッチアドレスセクタ、23は240出力チャネル×6ビット（64階調）の画像データを順次取り込む240×6ビットのラッチ回路から構成される第1のデータラッチ、24はデータラッチ23で取り込んだ240×6ビットの画像データを信号LATCHに同期して取り込む第2のデータラッチ、25は液晶駆動基準電圧（V8～V0）に基づいて64階調の電圧を生成し、6ビットデータをデコードしたデコード信号で液晶駆動電圧を選択するDAコンバータ、26はDAコンバータ25からの液晶駆動電圧を液晶パネルに供給する出力アンプである。

【0004】図3はこのソースドライバの複数が液晶パネル30に実装される場合の接続イメージを示すブロック図である。図4は図2に示した各制御信号と液晶パネル30に印加される駆動電圧出力のタイミングチャートである。

【0005】図3において、37-1～37-nは、図2で示したソースドライバであり、ソースドライバ37-1と37-2は各々の端子EIO2とEIO1同志が、ソースドライバ37-(n-1)と37-nも各々の端子EIO2とEIO1同志がシリアルに接続されており、ソースドライバ37-1の端子EIO1には液晶駆動コントローラ（図示せず）からの画像データ取込みイネーブル信号である信号SDI（シリアル・データ・イン；Serial Data In）が接続されている。液晶駆動基準電圧（V8～V0）も各々のソースドライバに入力されるが、図3では示していない。

【0006】図4のタイミングチャートに示されるように、図3中のソースドライバ37-1は、液晶駆動コントローラからの信号SDIのハイ（High）時における信号SCLKの立下りエッジのタイミングにおいて、図2のラッチアドレスセクタ22の指定アドレス通りのデータラッチ23に対して、画像データID（5：0）、ID（15：10）およびID（25：20）のサンプリングとラッチを行なう。ソースドライバ37-1は、信号SCLKの80サイクル期間（240出力チャネル／3系統画像データバス）、画像データのサンプリングを行ない、ソースドライバ37-2のチップイネーブル信号となる信号SDO1を出力してサンプリングを停止する。ソースドライバ37-2以降のソースドライバも前述と同様のタイミングで、画像データのサンプリングとラッチを行なう。このようにして、信号LATCHの一周期、すなわち1水平走査期間（1H）分の画像データのサンプリングとラッチを完了し、信号LATCHに同期して、画像データは図2のデータラッチ24にラッチされる。

【0007】図5は図2のDAコンバータ25の構成を示す。図6はDAコンバータ25への入力データと液晶駆動電圧出力の関係を示す。図5に示すように、DAコンバータ25の基準電圧は合計64本の抵抗ラダーで構



(3)

3

成されている。V8～V0の各電源端子間は各8個の直列抵抗で構成されており、入力データに応じ、液晶駆動電圧として、図6の関係表に従って、抵抗ラダーで分圧された各々の電圧値が選択され、出力アンプ26へ供給される。このようにして、各出力チャネル毎に選択された液晶駆動電圧は、図2の出力アンプ26を介して、液晶パネル30に印加される。

【0008】図7は、液晶パネル30の駆動電圧(V)と透過率(T)の関係を示す。この図は図2のDAコンバータ25によって選択される64種類の電圧値が64

レベルの液晶パネルの透過率に対応することを示している。

【0009】

【発明が解決しようとする課題】このような従来の液晶画像表示装置における色調の補正は、簡便にはソースドライバに入力される液晶駆動基準電圧(V8～V0)の値を変化させて行なうことが考えられる。しかしこれによれば、RGBの各色について独立して色調の補正を行なうことができないことや、液晶駆動基準電圧V8～V0の供給電源のコストアップ等の問題が懸念される。

【0010】本発明の目的は、このような従来技術の問題点を鑑み、液晶画像表示装置において、簡便な構成で、さらにはRGBの各色について独立して、色調の補正を行なうことができるようにすることにある。

【0011】

【課題を解決するための手段】この目的を達成するため本発明では、走査電極と情報電極とが互いにマトリクス状に配置され、その間に液晶を挟持してなる液晶パネルと、与えられる画像データに基づいて前記情報電極に情報信号電圧を印加する情報電極駆動手段とを備えた液晶画像表示装置において、色調の補正を行なうために所定の補正用データを前記画像データに加算または減算する加減算手段を具備することを特徴とし、これにより、簡便な構成で、RGB各色独立して色調の補正を行なえるようにしている。

【0012】

【発明の実施の形態】本発明の好ましい実施形態においては、加減算手段は情報電極駆動手段内に設けられており、情報電極駆動手段は、画像データを受け取るための画像データ入力端子と、これとは別に、補正用データを受け取るための補正用データ入力端子を備える。

【0013】また、補正用データを画像データに加算または減算する前に、画像データのビット幅を拡張するビット幅拡張手段を有し、情報電極駆動手段は、この拡張後の画像データに対応している。

【0014】また、補正用データはR、G、B各色毎の補正用データを含んでおり、加減算手段はこの補正用データを画像データに対してR、G、B各色毎に加算または減算する。これにより、各色毎に独立した色調の補正が行なわれる。補正用データのバス幅は、2ビット幅な

4

いし前記画像データのバス幅までのいずれかであればよい。

【0015】

【実施例】図1は本発明の一実施例に係る液晶画像表示装置のソースドライバの構成を示すブロック図である。同図中、21～26は、それぞれ図2の同一符号のものと同様のものである。17は本発明の特徴部分に係る加減回路であり、画像データID(5:0)、ID(15:10)およびID(25:20)に対し、各々、RGB各色についての各3ビット幅の補正データであるR補正データCID(2:0)、G補正データCID(12:10)およびB補正データCID(22:20)(CID:Corrected Image Data)によって、色調の補正を行なうための画像データの加減処理を行なうものである。これらの補正データも液晶駆動コントローラ等から送出される。

【0016】図8は、図1に示した各制御信号と液晶パネルに印加される駆動電圧出力のタイミングチャートである。ラッチのタイミング等は従来例(図4)と同様であるが、第1のデータラッチ23にラッチされるデータは、加減回路17において、補正データによって補正された画像データである。

【0017】図9は加減回路17の入力データと補正レベルの関係を示す。これによれば、各補正データのMSBであるCIDx2(x=2, 1, 0)によって、加算または減算処理が決定され、下位2ビットのCIDx1およびCIDx0(x=2, 1, 0)によって、補正されるビット数が決定される。

【0018】つまり、従来例で示した図6と本実施例における図9によれば、R用画像データID(5:0)が07H、その補正データCID(2:0)が02Hであれば、画像データは2ビット加算補正されて09Hとなり、出力電圧は $V6 + (V7 - V6) \times 6/8$ が選択されることになる。従来例と比較すれば、従来は、画像データID(5:0)が07Hのときに出力電圧V7が選択されていたのに対し、本実施例によれば、同一の入力画像データ07Hで、 $V6 + (V7 - V6) \times 6/8$ が選択され、それにより液晶パネルの透過率を変化させ、Rの色調の補正を行なったことになる。

【0019】同様に、G用画像データID(15:10)が28H、補正データCID(12:10)が07Hであれば、画像データは3ビット減算補正されて25Hとなり、出力電圧は $V3 + (V4 - V3) \times 2/8$ が選択されることになる。従来例と比較すれば、従来は、画像データID(15:10)が28Hのときに出力電圧V2+ $(V3 - V2) \times 7/8$ が選択されていたのに対し、本実施例によれば、同一の入力画像データ28Hで、 $V3 + (V4 - V3) \times 2/8$ が選択され、それにより、液晶パネルの透過率を変化させることができ、これによってGの色調の補正を行なったことにな



(4)

5

る。同様に、B用画像データID(25:20)の補正を行ない、色調の補正を行なうことが可能である。

【0020】つまり、図15に示す通り、液晶パネルへの駆動電圧(V)と透過率(T)の関係を横軸(V)方向にシフト補正することにより、液晶パネルの特性ばらつき等によってRGB間で生ずる色調のずれを調整したり、画像データとは独立してRGB各々の色調の調整を行なうことが可能となる。

【0021】以上述べた通り、ソースドライバへのRGBの各画像データに対し、各々の色調補正用の画像データによって、画像データの補正を行なうことで、RGB各色独立して、色調の補正を行なうことが可能となる。なお、以上述べた実施例中では、補正データのバス幅を各々3ビット幅としたが、これに限らず、2~6ビットの幅でも実現可能であることは言うまでもない。

【0022】図10は本発明の他の実施例に係る液晶画像表示装置のソースドライバの構成を示すブロック図である。図中の31~36の各要素は、図1や図2の21~26の各要素にそれぞれ対応し、機能も同様であるが、データラッチ33および34ならびにDAコンバータ35のビット数が6ビットから8ビットに広げられている。38および39はそれぞれ本発明の特徴部分に係る加減回路およびビット変換回路である。図11はそれらの構成を示すブロック図である。

【0023】図11に示すように、ビット変換回路39(39-1~39-3)は、各々6ビット幅の画像データID(5:0)、ID(15:10)およびID(25:20)を、上位に2ビットシフトさせ、8ビット幅とする(下位2ビットは0とする)。故に、ここで、画像データで制御可能な階調数は $2^8=256$ 階調となる。加減回路38(38-1~38-3)は、拡張された各8ビット幅の画像データを、各3ビット幅のR補正データCID(2:0)、G補正データCID(12:10)およびB補正データCID(22:20)(CID:Corrected Image Data)によって色調の補正を行なうための画像データの加減処理を行なうものである。各補正データも液晶駆動コントローラ等から送出される。

【0024】ラッチのタイミング等は従来例(図4)や上述の実施例(図8)と同様であるが、第1のデータラッチ33にラッチされるデータは、ビット変換回路39および加減回路38において補正データによって補正された画像データがラッチされる。

【0025】図12は図10のDAコンバータ35の構成を示す。図13は、このDAコンバータ35への入力データと液晶駆動出力電圧の関係を示す。図12に示すように、DAコンバータ35の基準電圧は合計256本の抵抗ラダーで構成されている。各電源端子間は32個の直列抵抗で構成されており、出力アンプ36へ供給される液晶駆動電圧としては、入力データに応じ、図13

6

で示した関係表に従って、抵抗ラダーで分圧された各々の電圧値のものが選択される。

【0026】図14は液晶パネルへの駆動電圧(V)と透過率(T)の関係を示す。この図は図10のDAコンバータ35によって選択される256種類の電圧値が液晶パネルの256レベルの透過率に対応することを示している。

【0027】加減回路38の入力データと補正レベルの関係は図9に示したものと同様である。これによれば、各補正データのMSBであるCIDx2(x=2,1,0)によって、加算または減算処理が決定され、下位2ビットのCIDx1とCIDx0(x=2,1,0)によって、補正されるビット数が決定される。

【0028】つまり、図9と図13によれば、R用画像データID(5:0)が07H、その補正データCID(2:0)が02Hであれば、画像データは2ビット加算補正されて、1EHとなり、出力電圧は $V7+(V8-V7) \times 1/32$ が選択されることになる。従来例と比較すれば、従来は、画像データID(5:0)が07Hのとき、出力電圧V7が選択されていたのに対し、本実施例によれば、同一の入力画像データ07Hで、 $V7+(V8-V7) \times 1/32$ が選択され、それにより、液晶パネルの透過率を変化させることができ、これによってRの色調の補正を行なったことになる。加えて、上述の実施例と比較して、6ビット幅で入力された画像データを8ビットに拡張した後、補正を行なっているため、色調の調整幅として、256階調レベル毎に調整可能となり、より細かに色調の補正を行なうことが可能となる。

【0029】同様に、G用画像データID(15:10)が3BHで、その補正データCID(12:10)が07Hであれば、画像データは3ビット減算補正されてE9Hとなり、出力電圧は $V0+(V1-V0) \times 22/32$ が選択されることになる。従来例と比較すれば、従来は、画像データID(15:10)が3BHのとき、出力電圧 $V0+(V1-V0) \times 4/8$ が選択されていたのに対し、本実施例によれば、同一の入力画像データ3BHで、 $V0+(V1-V0) \times 22/32$ が選択され、それにより、液晶パネルの透過率を変化させることができ、これによってGの色調の補正を行なったことになる。加えて、上述の実施例と比較して、6ビット幅で入力された画像データを8ビットに拡張した後、補正を行なっているため、色調の調整幅として、256階調レベル毎に調整可能となり、より細かに色調の補正を行なうことが可能となる。同様に、B用画像データID(25:20)の補正を行ない、色調の補正を行なうことが可能である。

【0030】つまり、図16に示す通り、液晶パネルへの駆動電圧(V)と透過率(T)の関係を横軸(V)方向にシフト補正することにより、液晶パネルの特性ばら



(5)

7

つき等によってRGB間で生ずる色調のずれを調整したり、画像データとは独立してRGB各々の色調の調整を行なうことが可能となる。

【0031】以上述べた通り、本実施例によれば、ソースドライバへのRGB各画像データに対し、ビット幅を拡張した上で、各々の色調補正用の画像データによって画像データの補正を行なうようにしたため、RGB各色独立してより細かに色調の補正を行なうことが可能となる。

【0032】

【発明の効果】以上に述べたように本発明によれば、色調の補正を行なうために所定の補正用データを画像データに加算または減算するようにしたため、簡便な構成により、RGB各色独立して、色調の補正を行なうことが可能となる。

【図面の簡単な説明】

【図1】 本発明の一実施例に係る液晶画像表示装置のソースドライバの構成を示すブロック図である。

【図2】 従来例に係るソースドライバのブロック図である。

【図3】 ソースドライバの液晶パネルへの実装イメージを示すブロック図である。

【図4】 従来のソースドライバの入出力タイミングチャートである。

【図5】 従来例および図1の実施例におけるソースドライバ内のDAコンバータのブロック図である。

【図6】 図5のDAコンバータの入力データと液晶駆動電圧出力の関係を表した表の図である。

【図7】 液晶パネルの駆動電圧と透過率の関係を示す

8

グラフである。

【図8】 図1のソースドライバの入出力タイミングチャートである。

【図9】 図1のソースドライバ内の加減回路への入力データと補正レベルの関係を表わした表の図である。

【図10】 本発明の他の実施例に係るソースドライバの構成を示すブロック図である。

【図11】 図10のソースドライバ内のビット変換回路と加減回路の構成を示すブロック図である。

10 【図12】 図10のソースドライバ内のDAコンバータの回路図である。

【図13】 図12のDAコンバータへの入力データと液晶駆動電圧出力の関係を表わした表の図である。

【図14】 図10のソースドライバによる液晶パネルへの駆動電圧と透過率の関係を表わした表の図である。

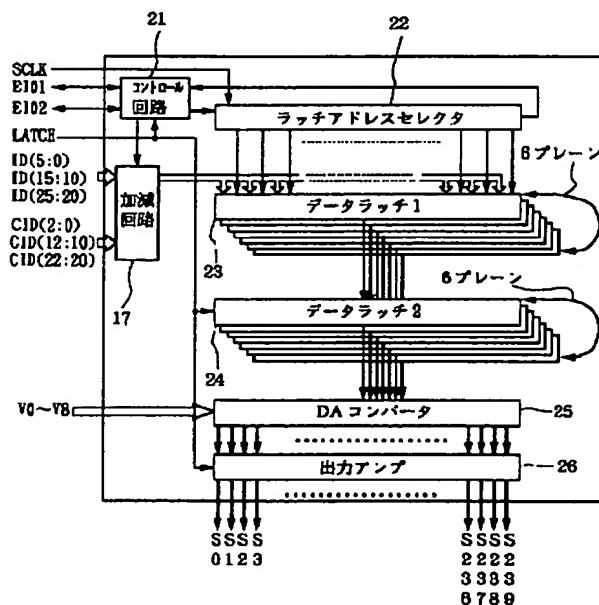
【図15】 図1の画像表示装置における液晶パネルへの駆動電圧と透過率の関係の補正イメージを示す図である。

20 【図16】 図10のソースドライバによる液晶パネルへの駆動電圧と透過率の関係の補正イメージを示す図である。

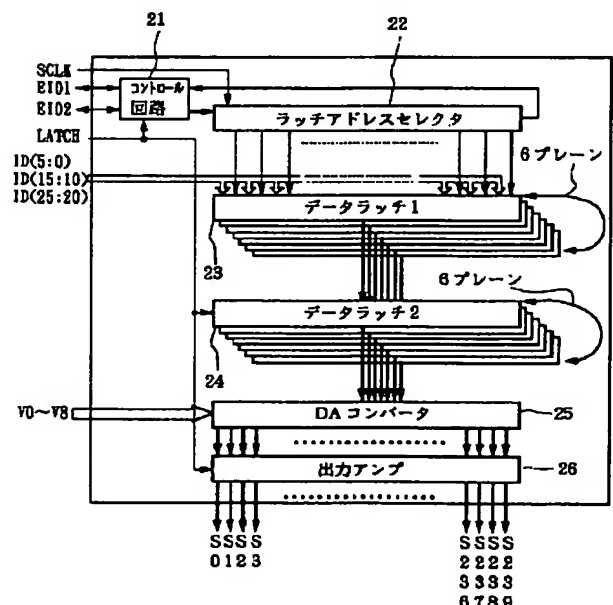
【符号の説明】

21, 31: コントロール回路、22, 32: ラッチアドレスセクタ、23, 33: 第1のデータラッチ、24, 34: 第2のデータラッチ、25, 35: DAコンバータ、26, 36: 出力アンプ、17, 38: 加減回路、30: 液晶パネル、39: ビット変換回路、37: ソースドライバ。

【図1】



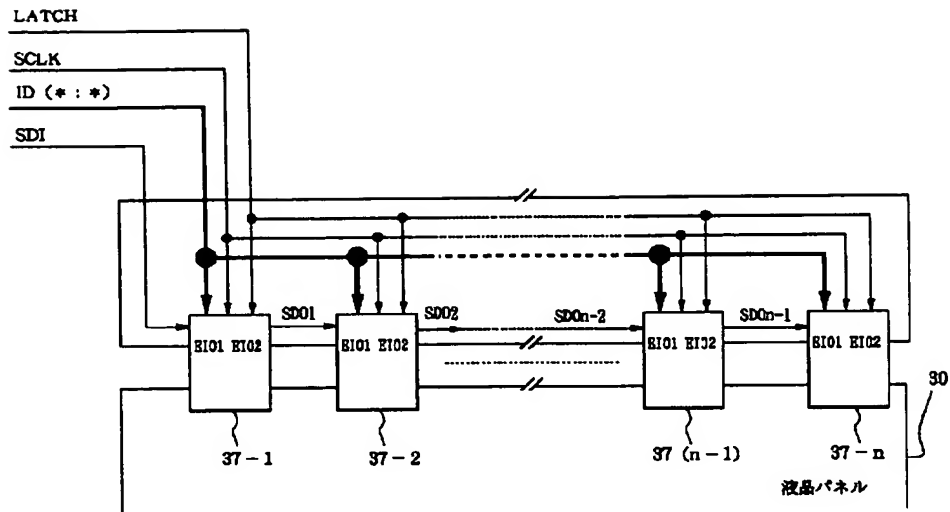
【図2】



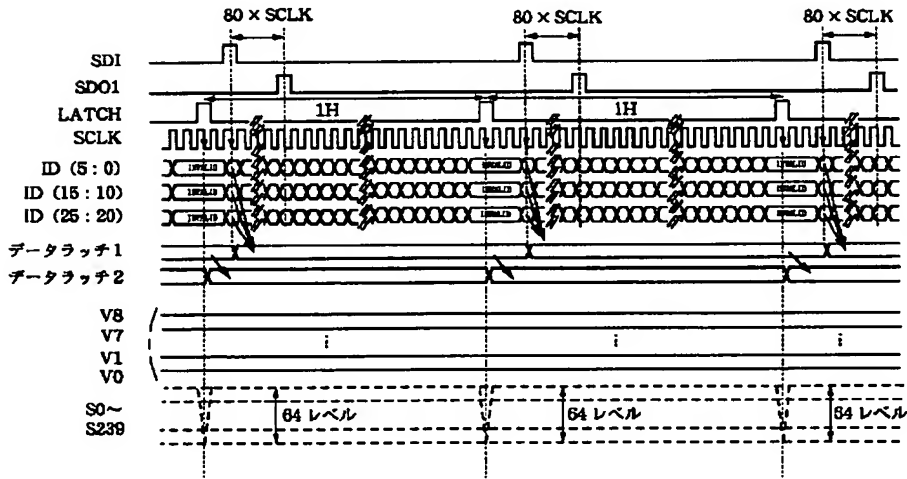


(6)

【図3】



【図4】



【図9】

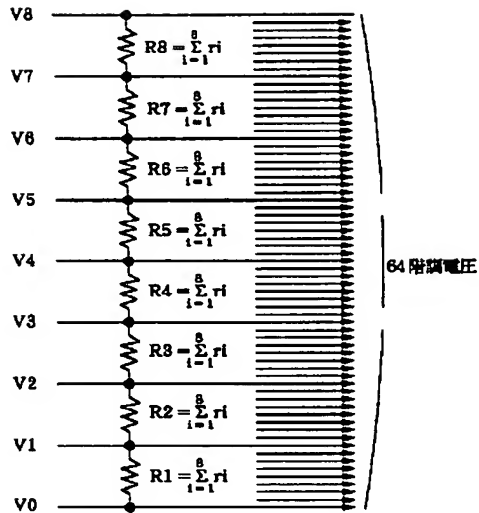
(x = 2, 1, 0)

		CID × 2	CID × 1	CID × 0
00H	補正値	0	0	0
01H	- 01H	0	0	1
02H	- 02H	0	1	0
03H	+ 03H	0	1	1
04H	補正値	1	0	0
05H	- 01H	1	0	1
06H	- 02H	1	1	0
07H	- 03H	1	1	1



(7)

【図5】

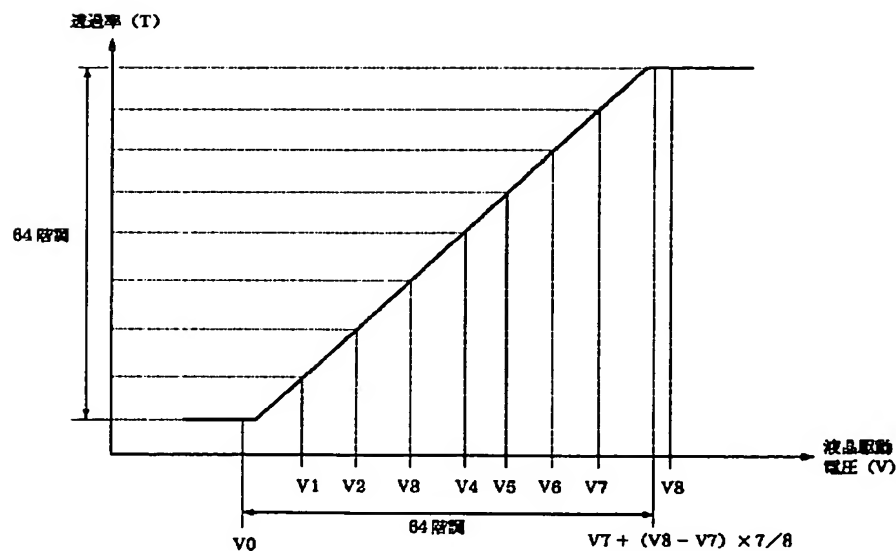


【図6】

(n=2,1,0)

入力端子	ID×5	ID×4	ID×3	ID×2	ID×1	(b×c)	出力電圧
000	0	0	0	0	0	0	$V7 \cdot (V8 - V7) \times 7/8$
01H	0	0	0	0	0	1	$V7 \cdot (V8 - V7) \times 6/8$
10H	0	0	0	0	1	0	$V7 \cdot (V8 - V7) \times 5/8$
11H	0	0	0	0	1	1	$V7 \cdot (V8 - V7) \times 4/8$
02H	0	0	0	1	0	0	$V7 \cdot (V8 - V7) \times 3/8$
03H	0	0	0	1	0	1	$V7 \cdot (V8 - V7) \times 2/8$
04H	0	0	0	1	1	0	$V7 \cdot (V8 - V7) \times 1/8$
05H	0	0	0	1	1	1	$V7$
06H	0	0	1	0	0	0	$V6 \cdot (V7 - V6) \times 7/8$
07H	0	0	1	0	0	1	$V6 \cdot (V7 - V6) \times 6/8$
16H	0	0	1	0	1	0	$V6 \cdot (V7 - V6) \times 5/8$
17H	0	0	1	0	1	1	$V6 \cdot (V7 - V6) \times 4/8$
26H	0	0	1	1	0	0	$V6 \cdot (V7 - V6) \times 3/8$
27H	0	0	1	1	0	1	$V6 \cdot (V7 - V6) \times 2/8$
36H	0	0	1	1	1	0	$V6 \cdot (V7 - V6) \times 1/8$
37H	0	0	1	1	1	1	$V6$
18H	0	1	0	0	0	0	$V4 \cdot (V5 - V4) \times 7/8$
19H	0	1	0	0	0	1	$V4 \cdot (V5 - V4) \times 6/8$
28H	0	1	0	0	1	0	$V4 \cdot (V5 - V4) \times 5/8$
29H	0	1	0	0	1	1	$V4 \cdot (V5 - V4) \times 4/8$
38H	0	1	0	1	0	0	$V4 \cdot (V5 - V4) \times 3/8$
39H	0	1	0	1	0	1	$V4 \cdot (V5 - V4) \times 2/8$
48H	0	1	0	1	1	0	$V4 \cdot (V5 - V4) \times 1/8$
49H	0	1	0	1	1	1	$V4$
50H	1	0	0	0	0	0	$V3 \cdot (V4 - V3) \times 7/8$
51H	1	0	0	0	0	1	$V3 \cdot (V4 - V3) \times 6/8$
52H	1	0	0	0	1	0	$V3 \cdot (V4 - V3) \times 5/8$
53H	1	0	0	0	1	1	$V3 \cdot (V4 - V3) \times 4/8$
54H	1	0	0	1	0	0	$V3 \cdot (V4 - V3) \times 3/8$
55H	1	0	0	1	0	1	$V3 \cdot (V4 - V3) \times 2/8$
56H	1	0	0	1	1	0	$V3 \cdot (V4 - V3) \times 1/8$
57H	1	0	0	1	1	1	$V3$
58H	1	0	1	0	0	0	$V2 \cdot (V3 - V2) \times 7/8$
59H	1	0	1	0	0	1	$V2 \cdot (V3 - V2) \times 6/8$
68H	1	0	1	0	1	0	$V2 \cdot (V3 - V2) \times 5/8$
69H	1	0	1	0	1	1	$V2 \cdot (V3 - V2) \times 4/8$
78H	1	0	1	1	0	0	$V2 \cdot (V3 - V2) \times 3/8$
79H	1	0	1	1	0	1	$V2 \cdot (V3 - V2) \times 2/8$
88H	1	0	1	1	1	0	$V2 \cdot (V3 - V2) \times 1/8$
89H	1	0	1	1	1	1	$V2$
90H	1	1	0	0	0	0	$V0 \cdot (V1 - V0) \times 7/8$
91H	1	1	0	0	0	1	$V0 \cdot (V1 - V0) \times 6/8$
92H	1	1	0	0	1	0	$V0 \cdot (V1 - V0) \times 5/8$
93H	1	1	0	0	1	1	$V0 \cdot (V1 - V0) \times 4/8$
94H	1	1	0	1	0	0	$V0 \cdot (V1 - V0) \times 3/8$
95H	1	1	0	1	0	1	$V0 \cdot (V1 - V0) \times 2/8$
96H	1	1	0	1	1	0	$V0 \cdot (V1 - V0) \times 1/8$
97H	1	1	0	1	1	1	$V0$

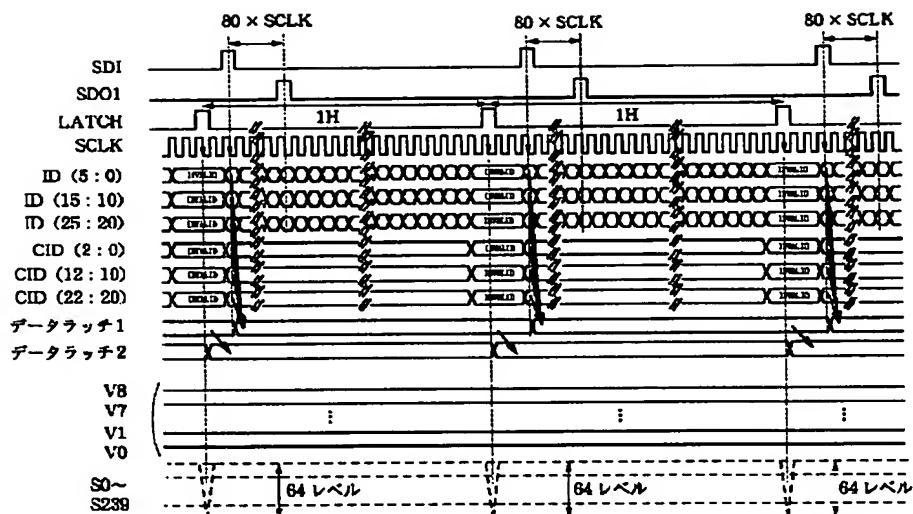
【図7】



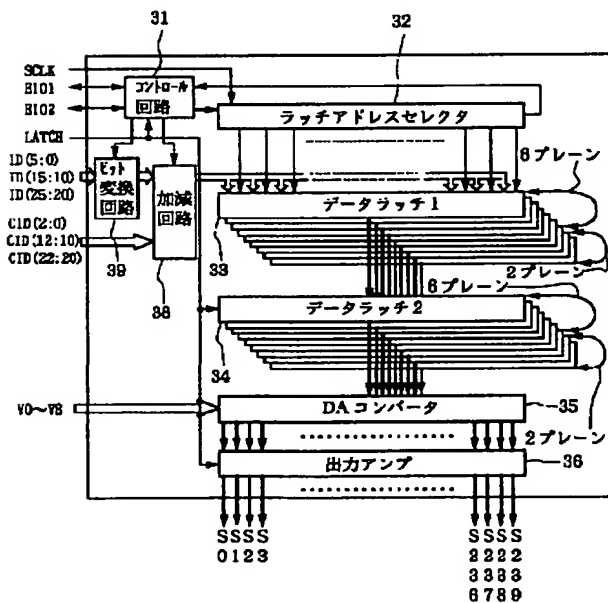


(8)

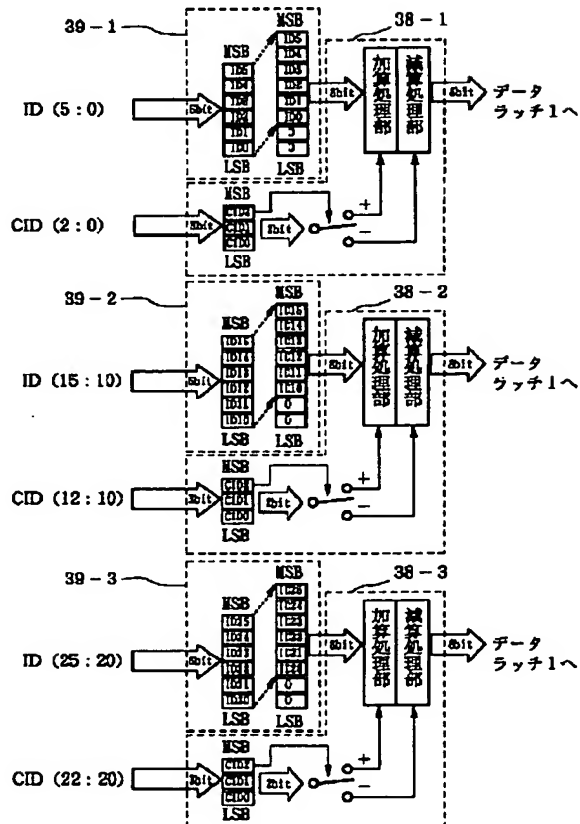
【図8】



【図10】



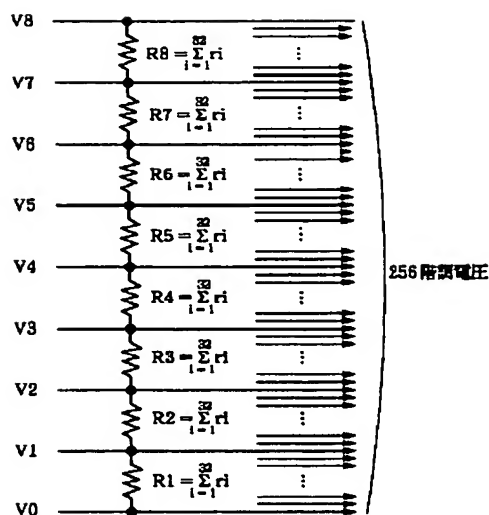
【図11】





(9)

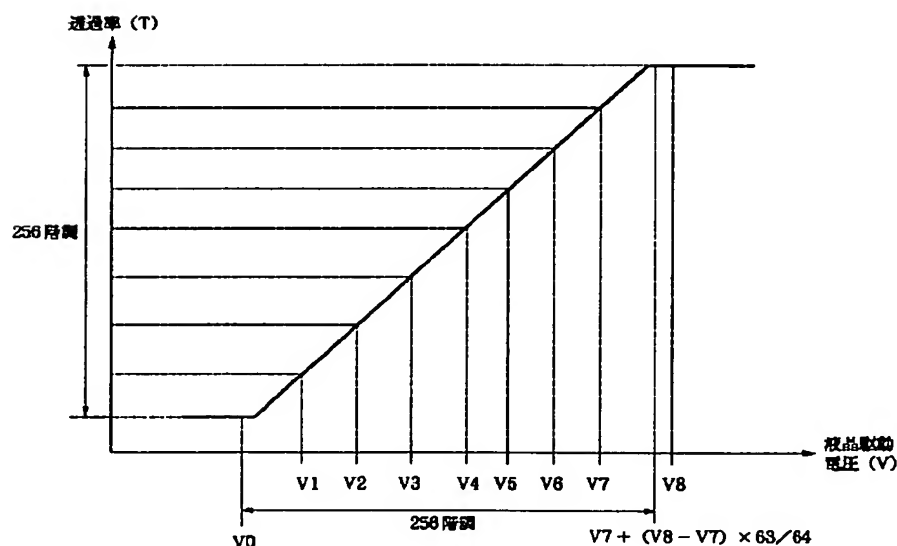
【图 12】



【图 13】

[illegible]

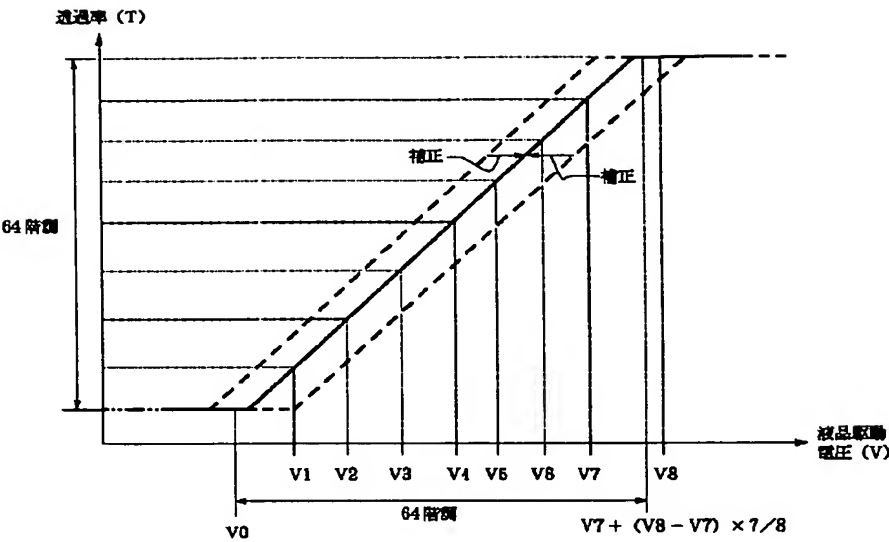
【图 14】



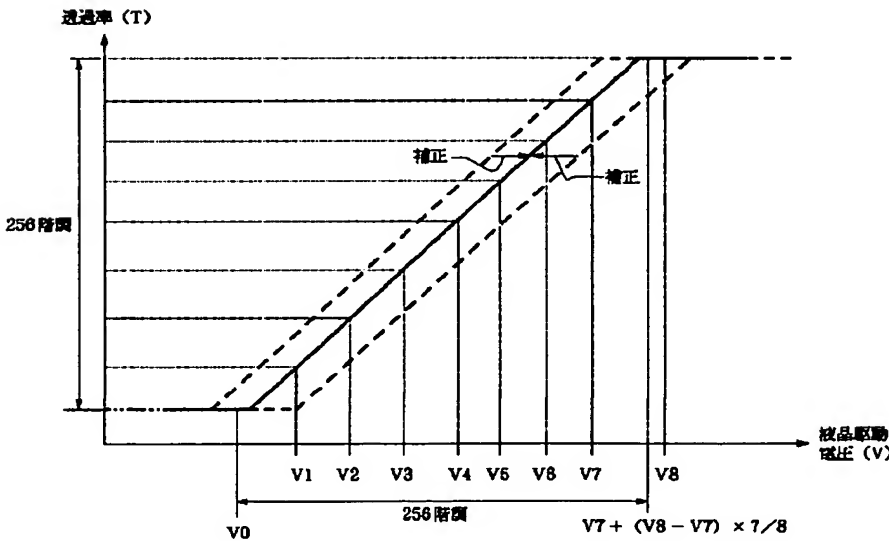


(10)

【図15】



【図16】





(11)

フロントページの続き

F ターム(参考) 2H093 NA07 NA43 NA53 NA64 NC13  
NC22 NC26 NC50 NC65 ND06  
ND17 ND24 ND34 ND49  
5C006 AA16 AA22 AF46 AF52 AF83  
BB11 BC12 BF03 BF04 BF24  
BF25 BF28 BF43 FA18 FA41  
FA56  
5C080 AA10 BB05 CC03 DD22 EE30  
FF09 JJ02 JJ03 JJ04 JJ05  
5C082 BA34 CA12 CB01 DA86 MM06  
MM09



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☒ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**